Abteilung für Mathematische Optimierung
TU Braunschweig

Prof. Dr. Sándor Fekete
Dr. Laura Heinrich-Litan

WS 2004/05

Logik für Informatiker[1]
Übung 4 vom 25.11.04

(Abgabe bis zum 01.12.2004, 9:45 durch Einwurf in den Übungskasten im vierten Stock des Forumsgebäudes)

Aufgabe 1 (Ableiten):
Betrachten Sie den Ausdruck

$$\varphi := (p \to q) \to ((q \to r) \to (p \to q)).$$

Geben Sie eine Ableitung für φ an. (Dabei dürfen Sie die sieben Axiome verwenden.)
(20 Punkte)

Aufgabe 2 (NAND-Gatter):
Ein NAND-Gatter ("NAND" für "not and") hat zwei Eingänge, p und q, und einen Ausgang, der den Wert $N(p,q) := \neg(p \wedge q)$ hat.

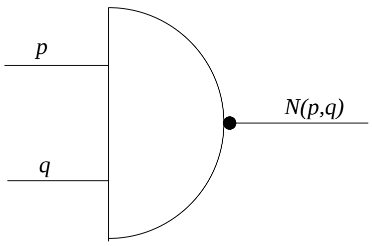

Abbildung 1: Ein NAND-Gatter

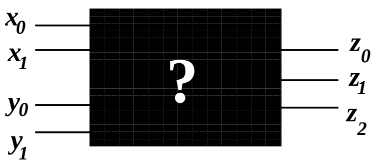

Abbildung 2: Blackbox für einen Zwei-Bit-Addierer

Ein Zwei-Bit-Addierer nimmt als Input zwei zweistellige Binärzahlen $x = 2x_1 + x_0$ und $y = 2y_1 + y_0$ und berechnet daraus die Summe $x + y = z = 4z_2 + 2z_1 + z_0$. (Dabei ist jede Ziffer $x_0, x_1, y_0, y_1, z_0, z_1, z_2$ 0 oder 1.)

Im Folgenden geht es darum, einen Zwei-Bit-Addierer aus NAND-Gattern zu bauen.

(a) Geben Sie für jede der Ziffern z_0, z_1, z_2 eine Wahrheitstabelle in Abhängigkeit von den logischen Variablen x_0, x_1, y_0, y_1 an.

[1]-innen und außen

(b) Geben Sie für jede der Ziffern z_0, z_1, z_2 einen logischen Ausdruck in Abhängigkeit von den logischen Variablen x_0, x_1, y_0, y_1 an. (Es lohnt sich, hier jeweils einen möglichst einfachen Ausdruck zu suchen, da dies die Weiterverarbeitung erleichtert!)

(c) Stellen Sie die unter (b) erhaltenen Ausdrücke nur unter Verwendung von NAND dar.

(d) Setzen Sie die Ausdrücke aus (c) in eine Schaltung aus NAND-Gattern um. Mit wie vielen Gattern kommen Sie aus?

(40 Punkte)